

HeMPS Generator 4.0: um ambiente de desenvolvimento para MPSoCs heterogêneos

Carlo Foletto Lucas¹, Eduardo Wachter¹, Fernando Gehm Moraes¹ (orientador)

¹Faculdade de Informática, PUCRS

Resumo

MPSoCs (do inglês, *Multi-Processor System-on-Chip*) são uma alternativa cada vez mais **segura** para o projeto de sistemas computacionais complexos. Vantagens de seu uso podem ser observadas na diminuição de custo, área e dissipação de potência, além de uma considerável redução no tempo de projeto. O presente trabalho tem sua pesquisa focada em MPSoCs heterogêneos, ou seja, com mais de um tipo de processador no elemento de processamento. Para tanto, foi criado um ambiente de desenvolvimento, ou *framework*, chamando *HeMPS Generator 4.0*. Baseado no *framework HeMPS 3.9*, este ambiente permite a execução, depuração e avaliação de um MPSoC heterogêneo, com uma configuração selecionada pelo usuário.

Introdução

Com o crescente aumento no número de transistores em um único circuito integrado, foi possível desenvolver sistemas integrados completo em um único chip. Esses sistemas, chamados de SoC (do inglês, *system-on-chip*), são circuitos integrados que implementam todas, senão a maioria, das funções de um sistema eletrônico. A arquitetura de um SoC é feita, geralmente, visando uma aplicação e não um circuito integrado de propósito geral, logo, começaram a surgir arquitetura com mais de um processador, denominadas MPSoC (do inglês, *multiprocessor system-on-chip*), com o objetivo de suprir a carência de preço ou desempenho. MPSoCs são atualmente encontrados na área de telefonia celular [1], entretenimento, jogos eletrônicos [2], entre outros.

MPSoCs podem ser classificados quanto ao tipo do elemento de processamento, elementos de processamento idênticos classificam uma arquitetura homogênea, enquanto uma

arquitetura formada por processadores diferentes indica um MPSoC heterogêneo, sendo este o escopo do trabalho atual.

Resultados

A interface do ambiente provê ao usuário a possibilidade de criar um MPSoC de tamanho configurável. Em cada elemento de processamento pode-se escolher duas opções para o processador: (i) o tipo do núcleo, Plasma ou MBLite; (ii) e o tipo do processador, mestre ou escravo. Observa-se que deve existir somente um processador mestre por configuração de sistema e este processador é sempre um Plasma.

O usuário pode, também, selecionar o tamanho da memória dos processadores (64kb e 128kb) e o tamanho da página na memória. Estes dados definem o número de páginas configuradas na memória do processador e, por consequência, é calculado também o número máximo de tarefas por processador escravo.

As tarefas, descritas pelo usuário na linguagem de programação C, podem ser arrastadas para os processadores escravos, alocação estática, ou para os repositórios, alocação dinâmica. As tarefas no repositório são alocadas dinamicamente pelo processador mestre, que escolhe o processador para a computação da tarefa baseado no núcleo do processador e onde a tarefa deve ser executada. Nota-se que existe dois repositórios, um para tarefas que devem ser executadas em processadores do tipo Plasma e outro para processadores do tipo MBLite.

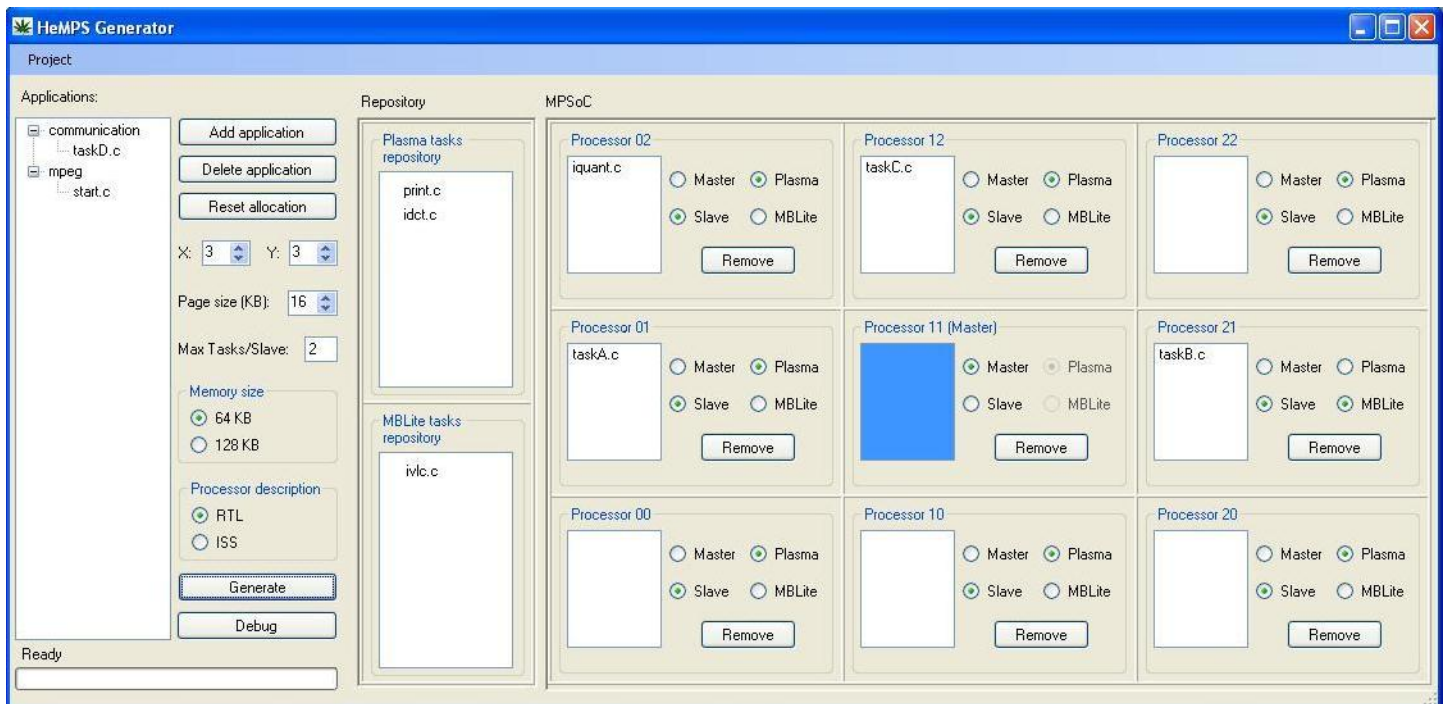


Figura 1 - Interface Gráfica do *framework* HeMPS Generator 4.0

Outro ponto trabalhado foi a unificação dos sistemas operacionais, chamados de μ kernel, dos processadores acima citados, em um único sistema operacional. O μ kernel é descrito em C e algumas funções especiais em linguagem de montagem. O código fonte para ambos os processadores é o mesmo, o uso “#IFDEF <processador>” diferencia seções do código que são específicas para cada processador.

A troca de mensagens entre os processadores é feita usando as primitivas de comunicação *Send()* e *Receive()*. Estas primitivas, que permitem a comunicação entre os processadores pela NoC, disparam uma chamada de sistema no μ kernel.

Referências

WACHTER, E. W., **Integração de Novos Processadores em Arquiteturas MPSoC: um Estudo de Caso**. Porto Alegre: PUCRS, 2011. Dissertação (Mestrado em Ciência da Computação), Faculdade de Informática, Pontifícia Universidade Católica do Rio Grande do Sul, 2011.

Jerraya, A. A.; Wolf, W. **Multiprocessor Systems-on-Chip**. Morgan Kaufmann, 2005.

[1]Limberg, T.; et. al. **A Heterogeneous MPSoC with Hardware Supported Dynamic Task Scheduling for Software Defined Radio**. DAC University Booth, 2009.

[2]Kostler, M.; Perrone, M.; Petrini, F. **Cell multiprocessor communication network: Built for speed**. IEEE Micro, vol. 26-3, Mai-Jun 2006.